

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-251439

(43)公開日 平成9年(1997)9月22日

(51)Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
G 0 6 F 13/38	3 3 0		G 0 6 F 13/38	3 3 0 Z
H 0 4 L 12/40			H 0 4 L 11/00	3 2 0

審査請求 未請求 請求項の数3 O L (全 8 頁)

(21)出願番号 特願平8-57799

(22)出願日 平成8年(1996)3月14日

(71)出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72)発明者 山下 英明

大阪府門真市大字門真1006番地 松下電器産業株式会社内

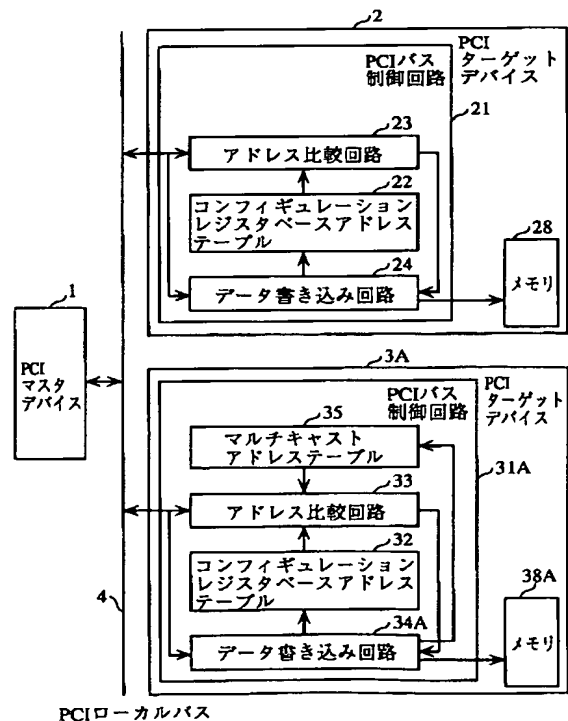
(74)代理人 弁理士 中島 司朗

(54)【発明の名称】 配信型データ転送システム

(57)【要約】

【課題】 複数のP C Iターゲットデバイスに対して、同じデータの転送を短時間に行え、P C Iローカルバスの帯域の占有時間を短縮した配信型データ転送システムを提供することである。

【解決手段】 P C Iローカルバス4に対してP C Iマスタデバイス1とP C Iターゲットデバイス2、3 Aが接続される。P C Iターゲットデバイス3 Aは、P C Iターゲットデバイス2のベースアドレスと同じマルチキャストアドレスをマルチキャストアドレステーブル3 5に保持している。P C Iターゲットデバイス2は通常のP C Iローカルバス4のデータ転送を実行し、P C Iターゲットデバイス3 AはP C Iマスタデバイス1とP C Iターゲットデバイス2のデータ転送を監視し、P C Iターゲットデバイス2に対するデータを取り込む。



【特許請求の範囲】

【請求項1】 PCIローカルバスを介し、PCIMスタデバイスから2以上のPCITargetデバイスに同じデータをそれぞれ配信するようにした配信型データ転送システムであって、

前記各PCITargetデバイスは、
コンフィギュレーションレジスタと、アドレス比較手段と、データ取り込み手段とを備え、

前記PCIMスタデバイスは、
まず前記各PCITargetデバイス中の一のPCITargetデバイスに対する固有のベースアドレスを前記PCIローカルバスに送信し、次いで配信すべきデータを前記PCIローカルバスに配信し、
前記一のPCITargetデバイス以外の他のPCITargetデバイスは、

マルチキャストアドレス記憶手段をさらに備え、

前記コンフィギュレーションレジスタは、
前記PCIMスタデバイスによって自己のPCITargetデバイスに割り当てられた固有のベースアドレスを保持し、

前記マルチキャストアドレス記憶手段は、
前記PCIMスタデバイスによって前記一のPCITargetデバイスに割り当てられたベースアドレスと同じマルチキャストアドレスを保持し、
前記他のPCITargetデバイスのアドレス比較回路は、

前記コンフィギュレーションレジスタのベースアドレスと、PCIローカルバス上のアドレスとを比較し、比較の結果一致する場合には前記データ取り込み手段に前記PCIローカルバス上のデータを取り込むように指示し、比較の結果一致しない場合には、前記マルチキャストアドレス記憶手段のマルチキャストアドレスと前記PCIローカルバス上のアドレスとを比較し、比較の結果一致するとき、前記データ取り込み手段に前記PCIローカルバス上のデータを取り込むように指示することを特徴とする配信型データ転送システム。

【請求項2】 前記各PCITargetデバイスは、さらにデータ記憶手段を備え、
前記データ取り込み手段は、
取り込んだデータを前記データ記憶手段に書き込むことを特徴とする請求項1に記載の配信型データ転送システム。

【請求項3】 前記一のPCITargetデバイスは、さらにデータ記憶手段を備え、
前記データ取り込み手段は、
取り込んだデータを前記データ記憶手段に書き込み、
前記他のPCITargetデバイスは、さらに前記データ取り込み手段が取り込んだデータの誤り訂正のための符号化を行なう誤り訂正符号化手段と、
前記誤り訂正符号化手段が符号化した符号化データを記

憶する符号化データ記憶手段を備える、
ことを特徴とする請求項1に記載の配信型データ転送システム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、PCIローカルバスをもつシステムで用いられ、特にPCIローカルバス上で同じデータをマルチキャスト転送する配信型データ転送システムに関するものである。

【0002】

【従来の技術】近年、パーソナルコンピュータや、ワークステーション等のローカルバスとして、PCIローカルバスが採用され、製品化されている。PCIローカルバスは、高速なデータ転送を可能とする技術であり、規格化されている。

【0003】図6は、従来のPCIローカルバスによる配信型データ転送システムの構成を示すブロック図である。図6において、配信型データ転送システムは、PCIMスタデバイス100と、複数（図示2つ）のPCITargetデバイス200、300と、PCIMスタデバイス100とPCITargetデバイス200、300とを相互に通信可能に接続するPCIローカルバス400とを備える。

【0004】PCITargetデバイス200は、PCIバス制御回路210と、メモリ280とを含む。PCIバス制御回路210は、コンフィギュレーションレジスタベースアドレステーブル212と、アドレス比較回路213と、データ書き込み回路214とを含む。PCITargetデバイス300は、PCIバス制御回路310と、メモリ380を含む。PCIバス制御回路310は、コンフィギュレーションレジスタテーブル312と、アドレス比較回路313と、データ書き込み回路314とを含む。

【0005】マスタデバイス100は、PCIローカルバス400に対してバスマスタとなり、PCITargetデバイス200、300にデータ転送を行なう機能を有している。

【0006】コンフィギュレーションレジスタベースアドレステーブル212、312は、PCI規格に準拠したコンフィギュレーションレジスタであり、PCITargetデバイス200、300に対して割り当てられた個別のアドレス値をPCI規格に従いPCIローカルバス400を介して書き込まれ、記憶する。

【0007】コンフィギュレーションレジスタベースアドレステーブル212のベースアドレスは例えば「0010××××」h（下位16ビットの×は任意の値を示す）であり、コンフィギュレーションレジスタベースアドレステーブル312のベースアドレスは例えば「0020××××」である。

【0008】PCITargetデバイス200にデータ

を転送し、メモリ280へ書き込む場合、PCIマスタデバイス100は、まず、アドレスフェーズにPCIターゲットデバイス200に割り当てたアドレス値「0010××××」をPCIローカルバス400に出力する。PCIターゲットデバイス200のアドレス比較回路213は、PCIローカルバス400上のアドレス「0010××××」と、コンフィギュレーションレジスタベースアドレステーブル212とを比較し、メモリ280へ書き込むべきアドレスであれば、データ書き込み回路214に対して、データ書き込みを指示する。

【0009】次いで、PCIマスタデバイス100は、データフェーズにPCIターゲットデバイス200に転送するデータをPCIローカルバス400に出力する。データ書き込み回路214は、PCIローカルバス400からデータを取り込み、取り込んだデータをメモリ280に書き込む。これにより、マスタデバイス100からPCIターゲットデバイス200にデータが転送され、転送されたデータがメモリ280に書き込まれる。

【0010】さらに、PCIターゲットデバイス200に転送した同じデータを他のPCIターゲットデバイス300に転送し、メモリ380に書き込む場合、PCIマスタデバイス100は、まず、アドレスフェーズにPCIターゲットデバイス300に割り当てたアドレス値「0020××××」をPCIローカルバス400に出力する。PCIターゲットデバイス300のアドレス比較回路313は、PCIローカルバス400上のアドレス「0020××××」と、コンフィギュレーションレジスタベースアドレステーブル312とを比較し、メモリ380へ書き込むべきアドレスであれば、データ書き込み回路314に対して、データ書き込みを指示する。

【0011】次いで、PCIマスタデバイス100は、データフェーズにPCIターゲットデバイス300に転送するデータをPCIローカルバス400に再度出力する。データ書き込み回路314は、PCIローカルバス400からデータを取り込み、取り込んだデータをメモリ380に書き込む。これにより、マスタデバイス100からPCIターゲットデバイス300にデータが転送され、転送されたデータがメモリ380に書き込まれる。このように同じデータを2度転送することにより、配信型のデータ転送を行うことができる。

【0012】

【発明が解決しようとする課題】しかしながら、従来の配信型データ転送システムでは、配信型のデータ転送を行なう場合、転送先のPCIターゲットデバイスの数だけデータ転送を繰り返す必要がある。この結果、データ転送に時間がかかり、PCIローカルバスの帯域を長時間占有してしまうという問題点があった。

【0013】本発明は、上述の技術的課題を解決し、複数のPCIターゲットデバイスに対して、同じデータの転送を短時間に行え、PCIローカルバスの帯域の占有

時間を短縮した配信型データ転送システムを提供することを目的とする。

【0014】

【課題を解決するための手段】PCIローカルバスを介し、PCIマスタデバイスから2以上のPCIターゲットデバイスに同じデータをそれぞれ配信するようにした配信型データ転送システムであって、各PCIターゲットデバイスは、コンフィギュレーションレジスタと、アドレス比較手段と、データ取り込み手段とを備え、PCIマスタデバイスは、まず各PCIターゲットデバイス中の一のPCIターゲットデバイスに対する固有のベースアドレスをPCIローカルバスに送信し、次いで配信すべきデータをPCIローカルバスに配信し、一のPCIターゲットデバイス以外の他のPCIターゲットデバイスは、マルチキャストアドレス記憶手段をさらに備え、コンフィギュレーションレジスタは、PCIマスタデバイスによって自己のPCIターゲットデバイスに割り当てられた固有のベースアドレスを保持し、マルチキャストアドレス記憶手段は、PCIマスタデバイスによって一のPCIターゲットデバイスに割り当てられたベースアドレスと同じマルチキャストアドレスを保持し、他のPCIターゲットデバイスのアドレス比較回路は、コンフィギュレーションレジスタのベースアドレスと、PCIローカルバス上のアドレスとを比較し、比較の結果一致する場合にはデータ取り込み手段にPCIローカルバス上のデータを取り込むように指示し、比較の結果一致しない場合には、マルチキャストアドレス記憶手段のマルチキャストアドレスとPCIローカルバス上のデータに対応するアドレスとを比較し、比較の結果一致するとき、データ取り込み手段にPCIローカルバス上のデータを取り込むように指示する。

【0015】各PCIターゲットデバイスは、さらにデータ記憶手段を備え、データ取り込み手段は、取り込んだデータをデータ記憶手段に書き込むこともできる。

【0016】一のPCIターゲットデバイスは、さらにデータ記憶手段を備え、データ取り込み手段は、取り込んだデータをデータ記憶手段に書き込み、他のPCIターゲットデバイスは、さらにデータ取り込み手段が取り込んだデータの誤り訂正のための符号化を行なう誤り訂正符号化手段と、誤り訂正符号化手段が符号化した符号化データを記憶する符号化データ記憶手段を備える、こともできる。

【0017】

【発明の実施の形態】以下、図面に基づいて本発明の実施の形態を説明する。図1は、本発明の第1実施の形態のPCIローカルバスによる配信型データ転送システムの構成を示すブロック図である。図1において、PCIローカルバスによる配信型データ転送システムは、PCIマスタデバイス1と、複数のPCIターゲットデバイス2、3Aと、PCIマスタデバイス1と、PCIター

ゲットデバイス2、3Aとを相互に通信可能に接続するPCIローカルバス4とを備える。

【0018】PCIターゲットデバイス2は、PCIバス制御回路21と、メモリ28とを含む。PCIバス制御回路21は、コンフィギュレーションレジスタベースアドレステーブル22と、アドレス比較回路23と、データ書き込み回路24とを含む。

【0019】PCIターゲットデバイス3Aは、PCIバス制御回路31Aと、メモリ38Aとを含む。PCIバス制御回路31Aは、コンフィギュレーションレジスタベースアドレステーブル32と、アドレス比較回路33と、データ書き込み回路34Aと、マルチキャストアドレステーブル35とを含む。

【0020】PCIマスタデバイス1は、PCIローカルバス4上のバスマスタとなり、PCIターゲットデバイス2、3Aにデータ転送を行なう機能を有している。

【0021】コンフィギュレーションレジスタベースアドレステーブル22、32は、PCI規格に準拠したコンフィギュレーションレジスタであり、PCIターゲットデバイス2、3Aに対して割り当てられた個別のアドレス値をPCI規格に従い、PCIローカルバス4を介して書き込まれ、ベースアドレスを記憶する。

【0022】図2は、図1のコンフィギュレーションレジスタベースアドレステーブル22、32に割り当てられたベースアドレスの構成の一例を示す図である。特に、図2(a)はベースアドレスの一般的構成を示し、図2(b)はベースアドレスの具体的構成を示している。

【0023】図2において、コンフィギュレーションレジスタベースアドレステーブル22、32は、それぞれ固有のベースアドレスBA(y)として、複数のベースアドレスBA(1)、BA(2)、…をそれぞれ保持している。このようにベースアドレスが複数の場合には、各ベースアドレスは、テーブルとして記憶されている。コンフィギュレーションレジスタベースアドレステーブル22の固有のベースアドレスBA(y)は、例えば「0010××××」h(下位16ビットの×は任意の値を示す)である。コンフィギュレーションレジスタベースアドレステーブル32の固有のベースアドレスBA(y)は、例えば「0020××××」hである。下位16ビットの「××××」hには、メモリ28、38Aに格納する番地が記載されている。PCIローカルバス4上のアドレスの上位16ビットと、ベースアドレスBA(y)上位16ビット「0010」hとが一致すれば、PCIターゲットデバイス2が選択されたことを意味している。

【0024】アドレス比較回路23は、PCIローカルバス4上のアドレスとコンフィギュレーションレジスタベースアドレステーブル22のベースアドレスとを比較し、メモリ28へ書き込むべきアドレスであれば、デー

タ書き込み回路24に対して、書き込みを指示する。

【0025】マルチキャストアドレステーブル35は、PCIターゲットデバイス2に対して割り当てられたベースアドレスと同じマルチキャストアドレスをPCIマスタデバイス1によってPCIローカルバス4を介して書き込まれ、マルチキャストアドレスを記憶する。

【0026】図3は、図1のマルチキャストアドレステーブル35に割り当てられたマルチキャストアドレスの構成の一例を示す図である。特に、図3(a)はマルチキャストアドレスの一般的構成を示し、図3(b)はマルチキャストアドレスの具体的構成を示している。

【0027】図3において、マルチキャストアドレス番号xは、記憶されているマルチキャストアドレスの番号を表している。PCIアドレスPA(x)は、データの取り込みを行なうブロックの先頭アドレスを表している。サイズS(x)は、データの取り込みを行なうブロックのサイズである。例えば、PCIアドレスPA

(x)が「00100100」hで、サイズS(x)が「10」hの場合、PCIアドレスPA(x)が「00100100」h～「0010010F」hの範囲であれば、データの取り込みが行なわれる。ターゲットメモリアドレスTA(x)は、書き込みを行なうPCIターゲットデバイス3A内部のメモリ38Aのブロックの先頭アドレスを表している。また、マルチキャストアドレスが複数の場合には、各マルチキャストアドレスは、テーブルとして記憶されている。

【0028】アドレス比較回路33は、アドレス比較回路23と同様に、PCIローカルバス4上のアドレスとコンフィギュレーションレジスタベースアドレステーブル32のベースアドレスとを比較し、メモリ38Aへ書き込むべきアドレスであれば、データ書き込み回路34Aに対して、書き込みを指示する。

【0029】また、アドレス比較回路33は、PCIローカルバス4上のアドレスとコンフィギュレーションレジスタベースアドレステーブル32のベースアドレスとが異なる場合に、さらにPCIローカルバス4上のデータに対応するアドレスと、マルチキャストアドレステーブル35のマルチキャストアドレスとを比較し、メモリ38Aへ書き込むべきアドレスであれば、データ書き込み回路34Aに対して、書き込みを指示する。

【0030】データ書き込み回路24は、アドレス比較回路23からの指示と、PCIローカルバス4の制御を行い、PCIローカルバス4の状態によりデータを取り込み、取り込んだデータをメモリ28に書き込む。

【0031】データ書き込み回路34Aは、アドレス比較回路33からの指示と、PCIローカルバス4の制御を行い、PCIローカルバス4の状態によりデータを取り込み、取り込んだデータをメモリ38Aに書き込む。

【0032】以上のように構成された配信型データ転送システムについて、その動作を説明する。まず、PCI

規格のコンフィギュレーションレジスタに対する書き込みの順に従い、P C I マスタデバイス1は、P C I ターゲットデバイス2、3 Aのコンフィギュレーションレジスタベースアドレステーブル2 2、3 2に対して、ベースアドレスの書き込みを行う。次いで、P C I マスタデバイス1は、P C I ターゲットデバイス3 Aのマルチキャストアドレステーブル3 5に対して、マルチキャストアドレスおよびデータを取り込むべきブロックの設定を行う。

【0033】なお、マルチキャストアドレステーブル3 5をP C I コンフィギュレーション空間に設けた場合には、P C I マスタデバイス1は、コンフィギュレーションアクセスにより書き込みを行なう。また、メモリ空間に設けた場合には、P C I マスタデバイス1は、メモリアクセスにより書き込みを行なう。

【0034】ここで、P C I マスタデバイス1がP C I ターゲットデバイス2に対して、アドレス「00100100」hにメモリライトを行なった場合、P C I マスタデバイス1とP C I ターゲットデバイス2との間のデータ転送は、通常のP C I ローカルバス4における転送によって行なわれる。

【0035】アドレス比較回路2 3によってコンフィギュレーションベースアドレステーブル2 2の値と比較する。いま、P C I ローカルバス4上のアドレスと、コンフィギュレーションアドレスベースレジスタテーブル2 2の値が一致する場合、アドレス比較回路2 3は、データ書き込み回路2 4に対し、データの書き込みを指示する。データ書き込み回路2 4は、P C I ローカルバス4制御を行ないメモリ2 8への書き込みを行なう。

【0036】一方、P C I ターゲットデバイス3 Aにおいては、アドレス比較回路3 3は、P C I ローカルバス4上のアドレスと、コンフィギュレーションアドレスベースレジスタテーブル3 2の値が異なるため、さらにP C I ローカルバス4上のアドレスと、マルチキャストアドレステーブル3 5のマルチキャストアドレスとを比較する。いま、P C I ローカルバス4上のアドレスと、マルチキャストアドレステーブル3 5のマルチキャストアドレスとが一致するために、アドレス比較回路3 3は、データ書き込み回路3 4 Aに対し、データの書き込みを指示する。データ書き込み回路3 4 Aは、P C I ローカルバス4上の状態、すなわちI R D Y #信号とT R D Y #信号の状態を監視し、データがP C I ターゲットデバイス2に転送されたタイミングでこのデータを取り込み、取り込んだデータをメモリ3 8 Aに書き込む。

【0037】以上のように、本実施の形態によれば、P C I ターゲットデバイス3 Aにマルチキャストアドレステーブル3 5を設け、コンフィギュレーションベースアドレステーブル3 2のベースアドレスと、P C I ローカルバス4上のアドレスとを比較し、比較の結果一致する場合にはデータ書き込み回路3 4 AにP C I ローカルバ

ス4上のデータを取り込むように指示し、比較の結果一致しない場合には、マルチキャストアドレステーブル3 5のマルチキャストアドレスとP C I ローカルバス4上のアドレスとを比較し、比較の結果一致するとき、データ書き込み回路3 4 AにP C I ローカルバス4上のデータを取り込むように指示している。この結果、他のP C I ターゲットデバイス2に対して転送されるデータを取り込むことができ、複数回のデータ転送の必要がなくなる。したがって、同じデータを複数のP C I ターゲットデバイス2、3 Aに一度に転送でき、データ転送の時間が短縮され、P C I ローカルバス4の占有時間が短縮化される。

【0038】また、本発明によれば、各P C I ターゲットデバイス2、3 Aは、さらにメモリ2 8、3 8 Aを備え、データ書き込み回路2 4、3 4 Aは、取り込んだデータをメモリ2 8、3 8 Aに書き込むようにしているの、データの2重化が確保される。

【0039】図4は、本発明の第2実施の形態のP C I ローカルバスによる配信型データ転送システムの構成を示すブロック図である。なお、第1実施の形態と対応する部分に同一番号を付し、その詳細な説明を省略する。

【0040】図4の配信型データ転送システムにおいて注目すべきは、図1の実施の形態のP C I バス制御回路3 1 Aのデータ書き込み回路3 4 Aに代えて、P C I バス制御回路3 1 Bにパリティ演算回路3 4 Bを設けるとともに、メモリ3 8 Aに代えてパリティ演算結果記憶部3 8 Bを設けた点である。

【0041】パリティ演算回路3 4 Bは、データ書き込み回路3 4 Aとほとんど同様の動作を行う、すなわち、アドレス比較回路2 3からの指示と、P C I ローカルバス4の制御を行い、P C I ローカルバス4の状態によりデータを取り込む。しかし、パリティ演算回路3 4 Bは、メモリへの書き込みの代わりに、取り込んだデータの誤り訂正のための符号化としてパリティ演算を行ない、その結果の書き込みを制御する点が異なる。

【0042】パリティ演算結果記憶部3 8 Bは、パリティ演算の結果を記憶する。

【0043】図5は、図4のマルチキャストアドレステーブル3 5に割り当てられたマルチキャストアドレスの構成の一例を示す図である。特に、図5 (a)はマルチキャストアドレスの一般的構成を示し、図5 (b)はマルチキャストアドレスの具体的構成を示している。

【0044】図5において、マルチキャストアドレス番号x、P C I アドレスP A (x)、サイズS (x)は、第1実施の形態と同様の構成である(図3参照)。パリティ書き込みブロックP B (x)は、パリティ演算結果を書き込むブロックを示す。例えば、P C I アドレスP A (1)からサイズS (1)の大きさの空間に位置するデータに対するパリティ演算結果をパリティ書き込みブロックP B (1)に示される領域に記憶させる。

【0045】以上のように構成されたPCIローカルバスによる配信型データ転送システムについてその動作を説明する。

【0046】まず、マルチキャストアドレステーブル35と、コンフィギュレーションレジスタベースアドレステーブル22、32への書き込みまでは、第1実施の形態と同様の動作である。

【0047】ここで、PCIマスタデバイス1がPCIターゲットデバイス2に対して、アドレス「00100100」hにメモライトを行なった場合、PCIターゲットデバイス2は、第1実施の形態と同様に動作する。

【0048】PCIターゲットデバイス3Bにおいては、アドレス比較回路33によってマルチキャストアドレステーブル35の内容と比較する。いま、PCIローカルバス4上のアドレスとマルチキャストアドレステーブル35が一致するために、マルチキャストアドレステーブル35は、パリティ演算をパリティ演算回路34Bに指示する。パリティ演算回路34Bは、PCIローカルバス4上のデータ転送を監視し、データを取り込みパリティ演算し、パリティ演算結果記憶部38Bへの書き込みを行なう。

【0049】以上のように、本実施の形態によれば、同じデータを複数のPCIターゲットデバイス2、3Bに一度に転送でき、データ転送の時間が短縮され、PCIローカルバス4の占有時間が短縮化される。

【0050】また、本実施の形態によれば、PCIターゲットデバイス2は、さらにメモリ28を備え、データ書き込み回路24は、取り込んだデータをメモリ28に書き込み、PCIターゲットデバイス3Bは、さらにパリティ演算回路34Bが取り込んだデータの誤り訂正のための符号化を行ない、パリティ演算回路34Bが符号化した符号化データをパリティ演算結果記憶部38Bに記憶するようにしているので、メモリ28に格納されたデータの誤りを符号化データで修復することができる。

【0051】なお、第1実施の形態では、PCIターゲットデバイス3Aのようにマルチキャストアドレステーブル35を有するターゲットデバイスを1つとしたが、PCIターゲットデバイス3AがPCIローカルバス4上のデータ転送を監視しているだけであるので、PCIターゲットデバイス3Aと同様の機能を持つデバイスをPCIマスタデバイス1上に複数存在させてもよい。この場合には、1対複数のマルチキャスト転送を行なうことができる。

【0052】また、第2実施の形態では、PCIターゲットデバイス2のようにマルチキャストアドレステーブル35を有しないターゲットデバイスを1つとしたが、PCIターゲットデバイス3BがPCIローカルバス4上のデータ転送を監視しているだけであるので、PCIターゲットデバイス2と同様の機能を持つデバイスをP

CIマスタデバイス1上に複数存在させ、各PCIターゲットデバイス2へのデータ転送を一つのパリティ演算用のPCIターゲットデバイス3Bで行なうことができる。

【0053】また、PCIマスタデバイス1上のターゲットデバイスを複数のPCIターゲットデバイス3Aや、複数のPCIターゲットデバイス3Bだけで構成してもよく、また、PCIターゲットデバイス3AとPCIターゲットデバイス3Bとを混在させるようにしてもよい。

【0054】さらに、ターゲットデバイスを個別のデバイスでなく、1つのデバイス中に複数の機能を持たせるように構成してもよい。

【0055】

【発明の効果】本発明によれば、コンフィギュレーションレジスタのベースアドレスと、PCIローカルバス上のアドレスとを比較し、比較の結果一致する場合にはデータ取り込み手段にPCIローカルバス上のデータを取り込むように指示し、比較の結果一致しない場合には、マルチキャストアドレス記憶手段のマルチキャストアドレスとPCIローカルバス上のアドレスとを比較し、比較の結果一致するとき、データ取り込み手段にPCIローカルバス上のデータを取り込むように指示しているので、他のPCIデバイスに対して転送されるデータを取り込むことができ、複数回のデータ転送の必要がなくなる。したがって、同じデータを複数のPCIターゲットデバイスに一度に転送でき、データ転送の時間が短縮され、PCIローカルバスの占有時間が短縮化される。

【0056】また、本発明によれば、各PCIターゲットデバイスは、さらにデータ記憶手段を備え、データ取り込み手段は、取り込んだデータをデータ記憶手段に書き込むようにしているので、データの2重化が確保される。

【0057】また、本発明によれば、一のPCIターゲットデバイスは、さらにデータ記憶手段を備え、データ取り込み手段は、取り込んだデータをデータ記憶手段に書き込み、他のPCIターゲットデバイスは、さらにデータ取り込み手段が取り込んだデータの誤り訂正のための符号化を行ない、誤り訂正符号化手段が符号化した符号化データを記憶するようにしているので、データ記憶手段に格納されたデータの誤りを符号化データで修復することができる。

【図面の簡単な説明】

【図1】本発明の第1実施の形態のPCIローカルバスによる配信型データ転送システムの構成を示すブロック図である。

【図2】図1のコンフィギュレーションレジスタベースアドレステーブル22、32に割り当てられたベースアドレスの構成の一例を示す図である。

【図3】図1のマルチキャストアドレステーブル35に

割り当てられたマルチキャストアドレスの構成の一例を示す図である。

【図4】本発明の第2実施の形態のPCIローカルバスによる配信型データ転送システムの構成を示すブロック図である。

【図5】図4のマルチキャストアドレステーブル35に割り当てられたマルチキャストアドレスの構成の一例を示す図である。

【図6】従来のPCIローカルバスによる配信型データ転送システムの構成を示すブロック図である。

【符号の説明】

1…PCIマスタデバイス

2, 3A, 3B…PCIターゲットデバイス

4…PCIローカルバス

21, 31A, 31B…PCI制御回路

22, 32…コンフィギュレーションレジスタベースアドレステーブル

23, 33…アドレス比較回路

24, 34A…データ書き込み回路

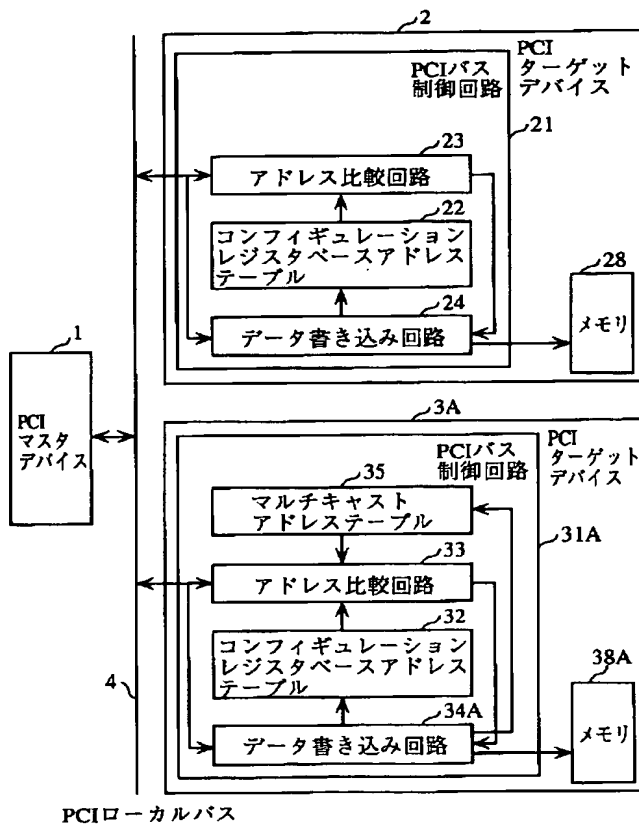
28, 38A…メモリ

34B…パリティ演算回路

35…マルチキャストアドレステーブル

38B…パリティ演算結果記憶部

【図1】



【図2】

ベースアドレス

BA (y)

BA (1)

BA (2)

:

ベースアドレス

BA (y)

① 0010xxxxh

:

ベースアドレス

BA (y)

② 0020xxxxh

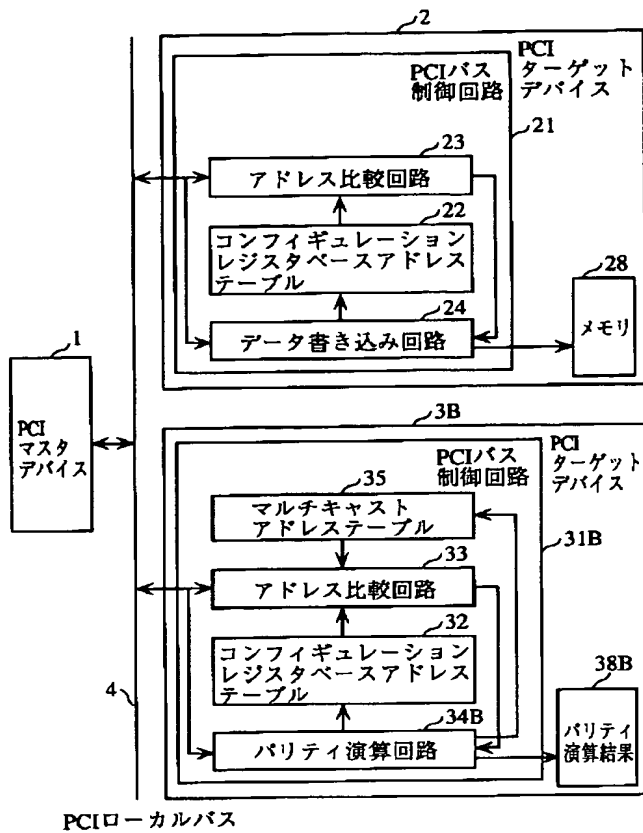
:

【図3】

マルチキャストアドレス番号 x	PCIアドレス PA (x)	サイズ S (x)	ターゲットメモリアドレス TA (x)
1	PA (1)	S (1)	TA (1)
(a) 2	PA (2)	S (2)	TA (2)
3	PA (3)	S (3)	TA (3)
:	:	:	:

マルチキャストアドレス番号 x	PCIアドレス PA (x)	サイズ S (x)	ターゲットメモリアドレス TA (x)
(b) 1	00100100h	10h	1000h
2	00100200h	8h	2000h
:	:	:	:

【図4】



【図5】

マルチキャストアドレス番号 x	PCIアドレス PA (x)	サイズ S (x)	パリティ付き読みブロック PB (x)
1	PA (1)	S (1)	PB (1)
(a) 2	PA (2)	S (2)	PB (2)
3	PA (3)	S (3)	PB (3)
:	:	:	:

マルチキャストアドレス番号 x	PCIアドレス PA (x)	サイズ S (x)	パリティ付き読みブロック PB (x)
(b) 1	00100100h	10h	1000h
2	00100200h	8h	2000h
:	:	:	:

【図6】

